

# 融通性の高いロボットブレインを実現する CDMA シリアル通信チップ

汐崎 充 (先端研量子物質科学専攻 D4),  
岩田 穆 (先端研半導体集積科学専攻 教授),  
佐々木 守 (先端研半導体集積科学専攻 助教授)

## 1. 研究目的

現在, USB, IEEE-1394 などの種々のシリアル通信インターフェース規格が存在するが, それらの大半はマルチメディア用途でありロボット制御に必要な機能を有していない. ロボット制御にはイメージセンサからの画像のように大容量なデータから小規模ながら即時性の必要なデータが存在し, これらを転送先の求められる制約(サンプリング(動作)周波数など)にあったリアルタイム通信が必要とされる. また, 外界の環境変化に伴ってデータパスが切り替わっても全てのリアルタイム性を保持できる柔軟さも必要となる. 加えて, ロボット制御において伝送線の増加はアクチュエータ系への負荷となるといった物理的な問題もまねくため, 少ない伝送路によるネットワーク構築が求められる.

本研究では, 高速且つ柔軟な処理が可能となるロボットブレイン用のネットワークを構築するため, CDMA(Code Division Multiple Access)方式による多重化を高速シリアル通信に導入した通信チップの実現を目的としている.

有線通信に CDMA 方式による多重化を行った研究はいくつかある. その1つとして, バスラインを中心定数コンデンサと見なして多重化を行った例があるが, これはインピーダンス整合が困難であり多重反射の影響等のために伝送レートが 100MHz 程度に制限される[1]. 高速通信を実現するためにシリアル通信に CDMA 方式の多重化を取り入れた例があるが, 送信回路と受信回路のタイミングを合わせる同期システムに問題がある[2]. なぜなら多重数の増加に伴って波形の立ち上がり(立ち下がり)を検出するのが難しくなるためである. この問題を解決するため2種類の同期方法を提案し, 0.25CMOS 技術で多重数 7, 伝送レート 2Gbps と目標を定め回路実現を試みた.

## 2. これまでの研究成果概要

提案する2種類の同期方法は, コード同期とチップ同期である. コード同期では送信波形の拡散タイミングと受信回路の逆拡散タイミングを一致させ, チップ同期では一致させたタイミングから外れないように監視する. この提案した同期方法を導入した受信回路を設計した. 図1にブロック図を示す. リングオシレータに出力された8相のクロック信号を用いてWave Sampler回路は拡散符号長分(8つ)の受信波形をインターリープしてサンプリングする. 同期はコ

ード同期回路とチップ同期回路がリングオシレータとWave Samplerの間に設けたMUX回路と遅延回路をそれぞれ制御することで機能する.

目標の7多重, 伝送レート2Gbpsのスペックを実現するために0.25umCMOSデジタルプロセスで試作したチップ写真を図2に示す. チップサイズは2.4mm×4.0mmである. 入力差動信号の振幅は1コードあたりの100mVp-p, 多重化を行った時の最大振幅は800mVp-p(符号長8)である. 250MHzで発振するリングオシレータから8相のクロック信号を使用することで2Gbpsの伝送レートを実現している.

受信チップを測定した結果を図3に示す. 図3(左下)はコード同期時のクロック波形を示す. ここでは, クロック波形の位相をシフトさせることで逆拡散のタイミングを探索する. そのため, 位相の異なる波形が重なって見える. 図3(右下)はコード同期からチップ同期へ移行したときのクロック波形を示す. ここでは, クロック波形の位相が1つに定まっている. 図3(上中央)に, クロックの遅延時間を制御するコントロール電圧波形(Cnt+, Cnt-)を示す. コード同期時には固定値(1.9V, 0.7V)にしているが, チップ同期に切り替わると最適な遅延時間へと調整するように電圧が変化する.

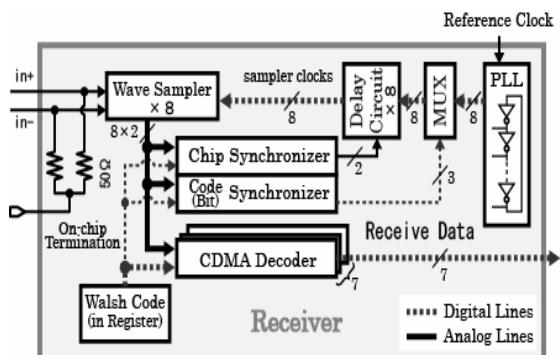


Fig.1 A block diagram of the CDMA serial receiver chip.

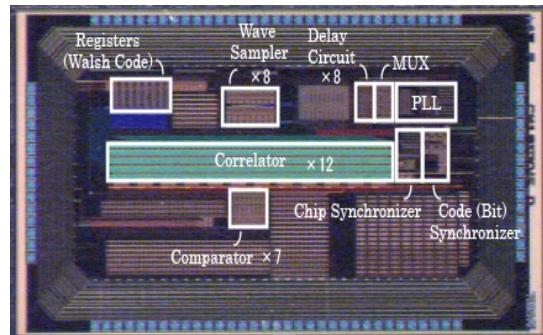


Fig.2 Chip micrograph.

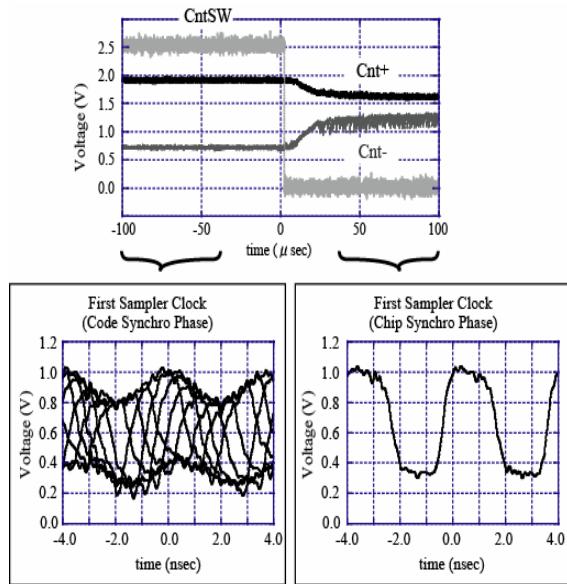


Fig.3 Measurement results.

### 3. まとめと今後の予定

0.25umCMOSデジタルプロセスにおいて転送レート2Gbps, 7多重で動作するのCDMAシリアル通信インターフェース用の受信回路を設計・試作し, 測定により提案する2段階の同期システムの動作を確認した。

ここでは詳しく触れなかったがCML(Current Mode Logic)型のドライバを用いることで高速化を図った送信回路の設計・試作を行い, 現在測定準備を進めている。また, 設計した送信回路と受信回路を組み合わせ, (1)シリアル接続することでバスとして機能し, (2)DSPからの書き込み／読み込みができるCDMAシリアル通信チップの試作も行った。

今後は送信回路とCDMAシリアル通信チップの測定を行い, DSPボードを複数枚用いたマルチプロセッシングの環境整備を行い, 脳型情報処理システムの構築とその有効性を示す。

### 4. COE プログラムと成果の関連

ロボット内ネットワークに有線以外の利用例が少ない。その理由は他の機器との共存を想定したときの耐ノイズ性が原因であると言われている。このように有線通信はコスト面, ノイズ面, 保守面(情報の漏洩)で優位であると言われているが, COEプログラムで開発する3次元集積システムのように超並列に処理して得られた様々なデータをリアルタイムに扱うには適していない。また, 配線という物理的な問題も取り上げられる事が多々ある。

本研究のチップはそれらの問題点を克服することで, 柔軟且つ汎用性のある通信システムを提供する。

### 参考文献

- 1) R. Yoshimura et al. "DS-CDMA Wired Bus with Simple Interconnection Topology for Parallel Processing System LSIs," ISSCC Digest of Tech. Papers, pp.370-371, Feb. 2000
- 2) Zhiwei Xu et al. "A 2.7 Gb/s CDMA-Interconnect Transceiver Chip Set with Multi-Level Signal Data Recovery for Reconfigurable VLSI Systems," ISSCC Digest of Technical Papers, pp.82-83, Feb. 2003

### 5. これまでの研究発表、特許等

1. 汐崎充, 向井徹, 小野将寛, 佐々木守, 岩田穆(広島大学), 融通性の高いロボットブレインを実現するCDMA方式有線通信チップ, 計測自動制御学会システムインテグレーション部門講演会, CREST石川プロジェクト:感覚運動統合理論に基づく「手と脳」の工学実現, 1D3-5, 東海大学代々木キャンパス, 2003.12.19-21
2. M. Shiozaki, T. Mukai, M. Ono, M. Sasaki and A. Iwata, "A 2Gbps and 7-multiplexing CDMA Serial Receiver Chip for Highly Flexible Robot Control System," 2004 Symposium on VLSI Circuits. (This will be presented on Jun. 18, 2004. [Session 13-1])