ULSI 超高速ワイヤレス配線システム(2) -CMOS ウルトラワイドバンド送信回路の設計-

Pran Kanai Saha (COE研究員), 佐々木 信雄 (COE研究員), 吉川 公麿 (ナノデバイス・システム研究センター教授, 先端研半導体集積科学専攻)

1. 研究目的

従来配線での寄生抵抗、容量、インダクタンスによる信号 遅延は、将来の ULSI では、チップ間・チップ内における異 種回路ブロック間高速クロック・データ配信の主な障害となる。 よって、従来配線での信号遅延問題を克服するため新しい テクノロジーが採用されなければならない。集積化アンテナを 用いたウルトラワイドバンド(UWB) ワイヤレス配線システムは、 ULSI の寄生成分 による信号遅延を回避するための新しい 解決法である[1]。

我々は時間ホッピングスペクトル拡散技術[2] を用いた、ワ イヤレス配線システムのためのシングルチップ UWB 送信回 路を開発する(図2)。よって、中心周波数 5 GHz のモノサイ クルパルスを発生回路として CMOS テクノロジーによる新し い手法を開発し、チップ内・チップ間ワイヤレス配線システム のためのシングルチップ送信回路の設計を可能にする。

2. これまでの研究成果概要

今回、TSMC 0.18µm CMOS プロセスで設計した送信回 路に対し、レイアウトから抽出したネットリストの HSPICE シミュ レーションを行った。結果を図 3-10 に示す。VCO が発生さ せるフレームクロックの周波数安定性は UWB システムでは 重要である。V_{dd}及び温度を変化させたとき、周波数安定性 が最も悪い場合で約 5% である。100KHz オフセットに対する VCO の位相ノイズは約-93.6 dBc/Hz である。時間シフトさ れたフレームクロック信号を作るためには、正確な遅延の生 成が必要となるため、電圧制御された遅延線を用いる。図 5 に出力結果を示す。4 個の D タイプフリップフロップと EXOR から成るリニアフィードバックシフトレジスタは、擬似乱数(PN) 列を生成する。この PN 列はバランス、実行、相関などの乱 数の特性を全て満たしている。NAND とNOR ゲートから成る 8→1 マルチプレクサは、PN 列に従ってタイムホッピングされ たフレームクロックを選択する。PN 列とパルス位置変調 (PPM) で時間シフトされたパルス列は、2→1 マルチプレク サの出力から得られる。モノサイクルパルス発生回路は、RC フィルターを含む RLC ネットワーク、パスゲート、短矩形波発 生回路(SRP)、ゲート制御パルス発生回路から構成され(図8)、 パルス位置変調(PPM)及び時間ホッピング(THS) された矩形 波から、モノサイクルパルス(減衰振動正弦波による近似)を 生成する。図9から分かるように、出力モノサイクルパルス (MCP) は対称である。また FFT から、広帯域なスペクトルを 有することは明らかである。設計した送信回路の性能データ を表1に示す。図10にチップ写真を示す。

3. まとめと今後の展望

TSMC 0.18µm CMOS プロセスで設計した送信回路を試 作し、シミュレーションにより動作確認を行った。中心周波数 5 GHz のモノサイクルパルス発生回路を CMOS テクノロジー による新しい手法で実現した。今後チップの電気特性評価を 行う。

4. 参考文献

[1] A B M H Rashid, S Watanabe and T. Kikkawa, IEEE Electron device letter, Vol.23, No.12, Dec 2002, pp. 731-733.

[2] Moe Z Win and Robert A. Scholtz, IEEE Transactions on communications, vol 48, No. 4, April 2000, pp. 679-691.

[3] Jeongwoo Han and Cam Nguyen, IEEE microwave, wireless and components Letters, vol. 12, No. 6, June 2002, pp. 206-208.

5. 研究業績

プロシーディング

1. P. K. Saha . Nobuo Sasaki, and Takamaro Kikkawa, " A Single Chip UWB Transmitter based on 0.18 µm CMOS Technology for Wireless interconnection," Second Hiroshima International Workshop on Nanoelectronics for Tera-Bit Information Processing, Jan. 30, 2004, pp. 28-29. 2. Pran Kanai Saha, Nobuo Sasaki and Takamaro Kikkawa, " A CMOS UWB Transmitter for Intra/Inter-chip Wireless Communication" paper accepted, IEEE 2004 International Symposium on Spread Spectrum Techniques and Application (ISSSTA 2004), Australia, Aug. 30-Sep 2, 2004.

3. Pran Kanai Saha, Nobuo Sasaki and Takamaro Kikkawa, " A CMOS Monocycle Pulse Generation Circuit of UWB Transmitter for Intra/Inter-chip Wireless Interconnection", paper submitted, SSDM 2004, Tokyo, Japan.

Oral presentation

1. Pran Kanai Saha, Nobuo Sasaki and Takamaro Kikkawa ,"UWB Transmitter Circuit design for on chip wireless interconnection: Theoretical aspects and simulation," Presented at Mini-symposium and RF technical workshop , 7 October 2003, Osaka University, Japan.

Table I: Transmitter performance data

	-
UWB システム	時間ホッピング ・インパルス方式
キャリア周波数	ベースバンド
送信波形の 3dB バンド幅	3.3 GHz
データ送信レート	50 Mbps
1チャンネルバンド幅	400 MHz
変調方式	パルス位置変調
平均消費電力	12.5 mW @1.8v
アーキテクチャ	パルス発生器以外デジタル回路
テクノロジ	TSMC 1.8v, 0.18 µm CMOS mixed signal
Implementation	シングルチップ
回路面積	0.729 mm ² (アンテナを除く)
適用分野	短距離 (ULSI オンチップ無線通信)



Fig. 1 Wireless interconnect (a) Intrachip ; (b) Interchip

