

新センター長挨拶

センター長・先端物質科学研究科教授 岩田

2001年4月から広瀬全孝教授の 後任としてナノデバイス・システム研究センター長を拝命しており ます。現在、半導体産業、エレクトロニクス産業の再興のために、 大学の研究成果を活用した産学官 共同開発への期待が極めて高く なっております。当センターでは 既定の計画に沿って、学術発表、



特許、産学官共同研究などに多くの成果をあげております。2年後の大学独法化に向けて種々の改革が進む中で、当センターの将来の方向付けについて検討しております。

センターの使命: これからの大学の役割として、先端技術の研究開発を行い、産業の発展、社会・人類の発展に直接的に貢献することは極めて重要です。これを主な使命とする研究センターを目指したいと考えております。直接的貢献の方法は(1)産官学共同研究、研究開発事業化プロジェクト、(2)技術資産の自己保有と実施許諾契約、(3)研究成果、技術資産を活用する企業を設立して事業化する、というステップを踏んで実現していきます。

トップレベルの研究を主任務とするためには、研究に専念できる高レベルの人材のマネージメントが不可欠です。また、研究大学において、研究と教育とは切り離せないものであります。実践的な教育や産業界に直結した研究をとおして有用な人材育成を行うことは

産業界の強い要請でもあります。センターで実践的な 研究を希望する大学院生を学内外から広く募集し、教 育、育成したいと考えております。また、社会人や外 国人の専門家の教育・育成も重要でありますので、研 究と整合させつつ実現していきます。

研究の方向性: 研究開発の分野としては将来20年以上産業の主流である、ナノエレクトロニクス、集積システム技術が重要です。具体的な研究開発テーマは、「デバイス性能と回路・システム機能を統合して最適化する集積化技術で産業を先導する」ことを特徴として、システム・アーキテクチャ、回路設計に関するテーマの割合を増加させる方向で見直して行きます。また、エレクトロニクス、情報システム分野のみでなく、機械、化学、バイオなどの分野との共同研究も展開していきたいと考えております。

研究費の確保: センターはクリーンルームと製造・分析 装置を稼動させるために基礎的経費のみで、1億円程度 の研究費を必要としております。設備のメンテナンス、改造、更改なども必要です。高額の経費を大学から提供いただく必要がありますので、これに応えられる成果を出して大学にも貢献していきます。もちろん、研究開発テーマの経費は可能な限り、大型プロジェクトを獲得していきます。現在が外部資金は約1億円ですが、これを2倍にすべく努力していきます。独法化後の大学においては、技術提供や特許実施を事業化し、技術対価を直接的に獲得できる仕掛けも作っていきます。

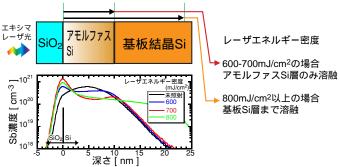
大学共同利用のみでなく産業界との共同研究の場として真に役に立つセンターを目指していきますので、関係各位、皆様にご意見をいただくとともに、当センターをご活用いただきますようにお願いいたします。

センター利用希望・共同研究希望の皆様へ

ナノデバイス・システム研究センターは広島大学の学内共同利用施設として設置されており、学内では先端物質科学研究科や工学研究科の研究室の多くの方々に利用されています。また、学外の大学・企業とは共同研究・受託研究を実施したり研究員・社会人博士後期課程学生の受け入れを行っております。このパンフレットをご覧になりナノデバイス・システム研究センターにご興味をお持ちの方がいらっしゃいましたら、センター主任吉川までご連絡ください。 TEL: 0824-24-7879、FAX: 0824-22-7185、e-mail: kikkawa@sxxys.hiroshima-u.ac.jp

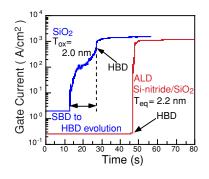
センター研究紹介

エキシマレーザアニールによる 極浅接合の形成



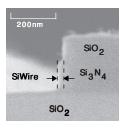
今後のトランジスタの微細化には深さ 20nm 以下の極浅接合が必要と言われています。Sbのイオン注入後に30n秒という非常に短い幅のレーザー光(KrF エキシマレーザ、波長 248nm)を照射することで極浅接合が形成できることを見いだしました。基板表面付近を溶融・再結晶化させることでSbを活性化させますが、レーザ光が強すぎると基板の奥深くまで溶融しSbが広がってしまいます。エネルギー密度の調整で、イオン注入時に形成された融点の低いアモルファス化層だけを溶融させることが可能で制御性を高めることができました。この成果はコマツとの共同研究によるもので国際固体素子材料会議で発表されました。

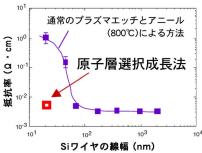
原子層成長 Si 窒化膜/SiO₂ スタック ゲート絶縁膜による信頼性向上



原子層堆積法(ALD)という特殊な方法でSi窒化膜をSiO₂上に形成し、窒化膜/SiO₂スタックゲート 絶縁膜に応用し信頼性を向上させました。ALD法を用いると、非常に平坦なSi窒化膜を原子層レベルの膜厚制御性で550 という低温で形成できます。形成したスタックゲート絶縁膜の寿命は従来の酸化膜ゲート絶縁膜より向上しており、劣化モードの1つであるソフトブレークダウン(SBD)現象が抑制されました。この成果は、2001年国際電子素子学会(IEDM)で発表されました。

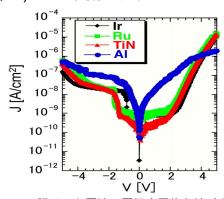
選択原子層成長による Siナノワイヤの形成





リソグラフィの限界を超える微細なSi細線を形成する方法を開発しました。Siナノワイヤは極微細MOSトランジスタや量子効果デバイスの重要な構成要素です。Si $_2$ H $_6$ ガスを間欠的に照射することで、410 という低温でSi窒化膜上にSiを選択的に成長できました。SiO $_2$ 上にはほとんど成長しません。この方法により幅21nm、高さ28nmの細線を形成しました。従来法ではプラズマダメージにより、細線化と共に急激に抵抗率が増加しますが、選択成長法ではあまり増加しません。関連研究成果は、Appl. Phys. Lett. Vol. 79 No. 4 および 5 (2001)に掲載されました。

(Ba,Sr)TiO3 高誘電率膜のリーク電流

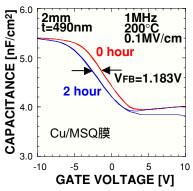


BST 膜リーク電流の電極金属依存性(室温)

次世代の超高集積回路に必要となる高誘電率膜として注目されているペロブスカイト構造(Ba,Sr)TiO3 についてリーク電流特性について評価しました。その結果、(Ba,Sr)TiO3 膜厚が厚くなると比誘電率が大きくなり、リーク電流も小さくなることが分かりました。また、仕事関数の大きいRu電極の時に他の電極よりも良い特性が得られました。TiNはIrより仕事関数は小さいにもかかわらずリーク電流が抑制できることが分かりました。この成果は電子情報通信学会シリコン材料・デバイス電子デバイス研究会にて発表いたしました。

センター研究紹介

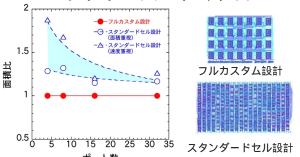
Cuイオンドリフトと層間絶縁膜信頼性



Cu イオンドリフトの空孔による抑制効果

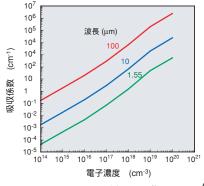
次世代の超高集積回路には Cu 配線と低誘電率層間絶縁膜の導入が必須であると考えられています。本研究では低誘電率層間絶縁膜としてのメチルシルセスキオキサン(MSQ)膜にCu電極を形成し、電圧印加高温試験により Cu イオンが低誘電率層間絶縁膜中に電界ドリフトする現象を評価しました。比誘電率2.7のMSQ膜とこの膜内部に空孔を形成して比誘電率を2.2にしたポーラス MSQ膜の2種類についてCuイオンドリフト特性を比較した結果、空孔を形成したほうがCuイオンドリフトが抑制される一方で、信頼性は劣化することが分かりました。この成果は半導体集積回路シンポジウムに発表いたしました。

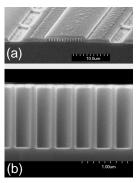
多ポートメモリ用集中型アービタの ソフト・ハードマクロ



並列性を増すトレンドが続いている高性能プロセッサには、マルチポートメモリが必要となってきます。一般に、マルチポートメモリは複数のポートからメモリアクセスがあるため、ポート同士のアクセス競合を制御する必要があります。そこで我々は、単純な回路構成でこの競合を回避する小面積かつ高速な多ポート集中型アービタを提案しました。この回路はあらゆるマルチポートメモリのアクセス競合回避に使用できます。ソフトマクロ(verilog-HDL)とハードマクロ(フルカスタム、スタンダードセル)として実現し、システムLSIに組み込むことができます。

櫛形チャネル MOS トランジスタによる Si 光モジュレータ実現可能性の探索



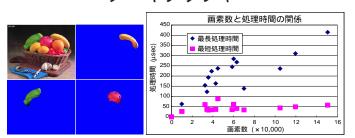


Drude の理論から求めた 自由電子の光吸収係数

(a)櫛形チャネル MOS ト ランジスタ (b)0.1μm 幅、高さ1μmの櫛形Si部

金属中の自由電子が赤外光を吸収することは良く知られています。これを応用してSi中反転層キャリヤ電子による光モジュレータ実現の可能性を探索しています。光の吸収効率を高めるため、0.1 μ m幅より薄い櫛形のビームを形成し、このビーム内に形成されるチャネルの電子濃度を高める工夫を行っています。現在、トランジスタを試作し終え、光吸収を測定する段階にあります。

リアルタイム画分割処理 アーキテクチャ



画像分割処理(Image Segmentation)は、入力として取り込んだ画像から個々の対象物を抽出する処理であり、画像認識などの知能情報処理に不可欠な処理です。我々は、カラー、グレースケール画像に対して、入力画像の全ての画素に対して並列に処理を行うことでリアルタイム処理を実現することが可能な新しい画像分割処理アルゴリズムとディジタル回路で実現可能なアーキテクチャを開発しています。シミュレーション結果から、16万画素(400 × 400)の画像に対して約500μsec @ 10 MHz で処理を行うことがわかりました。現在、テストチップ試作のための回路・レイアウト設計を行っています。

センター成果が科学未来館で常設展示

2000年のセンターニュース No.2 で紹介した極薄 酸化膜を有する MOSFET の研究成果が東京お台場 の日本科学未来館(館長毛利衛さん)3階ナノテクノ ロジーのコーナで常設展示されています。インター プリターの渡辺真由子さん(広島大学理学部出身)は 「母校にこんなすばらしい成果が出せるセンターが あるとは知りませんでした。子供達に興味を持って もらえるように頑張って説明させて頂きます。」と話 してくれました。皆様もお台場にお立ち寄りの際に は是非ご覧ください。





日本科学未来館 http://www.miraikan.jst.go.jp/

研究員紹介

本センターでは、外国人特別研究員1名と非常勤 研究員4人が働いています。以下は、各研究員の自 己紹介です。

ハルン・ラシード:バングラデシュ工科 大学に勤務していました。今年度の7 月からシリコン集積化アンテナによる ワイヤレス配線の研究を行っています。プルン・



当センタ - は世界中の大学の中でもトップクラスの VLSI 製作設備を備えておりこの分野での最先端の 研究を行うのに最適な所です。この機会を活かし現 代情報社会に役に立つ研究を行いたいと思います。 吉野: UV/ 光電子法によって局所的にクラス 0.1 以 下の超清浄空間を作りだし、これを Si ウェハ搬送 ボックスに応用する研究をしています。 森川:ポ ケット注入された微細 MOSFET における量子効果 の電流電圧特性への影響について研究をしていま す。前田:トランジスタ素子の製作とシミュレー ションを通して、浅い接合形成の研究に取り組んで います。深汀:階層型多ポートメモリのクロスバー スイッチ多ポートメモリに対する優位性の実証を目 指しています。

ナノデバイス・システム研究センター研究組織

