



集積システム科学 研究部門

Integrated Systems
Research Division

集積システム科学研究部門では、テラビット容量と高機能メモリ、超並列演算、バイオセンシング、無線インターフェース、3次元集積に関する基盤研究や、人間の脳より速い認知処理、大きい記憶容量、環境に適合して変更する学習機能を有する集積ブレインの実現を目指しています。

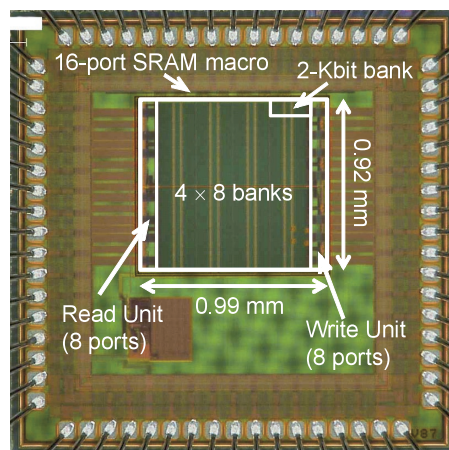
Basic research on terabit-capacity highly-functional memories, super-parallel processing, bio-sensing, wireless interconnection and 3-dimensional integration. Realization of artificial-brain technology exceeding humans in intelligent-processing speed, storage capacity and adaptive learning.



機能メモリを用いた知能集積回路の研究
Intelligent integrated systems based on functional memories
教授 マタウシュ ハンスユルゲン
Prof. H. J. Mattausch

高速・低消費電力のデータアクセス、パターンマッチングやマルチポートの機能を持つメモリに基づく、学習・認識LSIアーキテクチャ、柔軟な知能情報処理システム、及び集積回路技術の研究。

Flexible and intelligent information-processing systems based on memories with fast, low-power data-access and pattern-matching functionality as well as multi-port capability. Architecture and circuit technologies for LSIs, which realize learning and recognition capability.



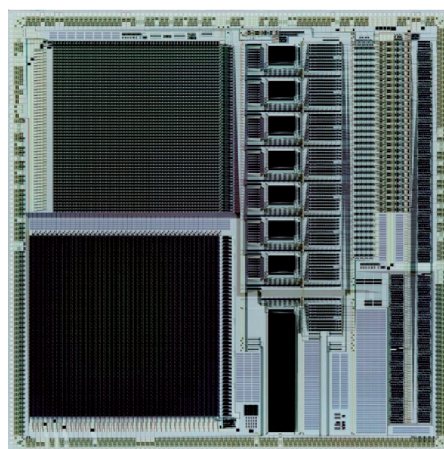
590 Gbps を有する、階層型16ポートSRAM
Fabricated hierarchical 16-port SRAM with 590 Gbps access bandwidth



アナデジ融合集積回路の設計
Design of Analog-Digital merged Integrated Circuits
教授 岩田 穆 (併任)
Prof. A. Iwata

先端微細CMOSデバイスによるAD変換器、生体模擬画像処理、無線インタコネクトによる三次元集積回路を研究し、人間を超したブレインを実現して、ロボットやバイオセンサへの応用を目指している。

A-to-D converters and image processing circuits using advanced scaled CMOS devices, and 3D integration technologies using wireless interconnections have been developed for realizing artificial hyper brains which are applicable to robots and bio-sensor systems.



CMOSイメージセンサ搭載画像特徴連想プロセッサ
IFAP: Image Feature Associative Processor with CMOS image sensor



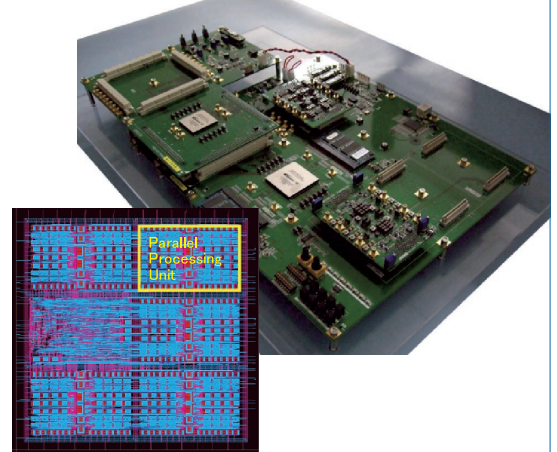
**機能メモリベースインテリジェント
LSIアーキテクチャとセンシング
システムの研究**

Functional-memories -base intelligent LSI
architectures and sensing systems

准教授 小出哲士 Assoc. Prof. T. Koide

リアルタイム画像処理LSIアーキテクチャ、再構成可能な論理機能を搭載したメモリアーキテクチャアプローチに基づく柔軟な知能情報処理システム開発、及びこれを実現するための集積回路技術の研究とバイオセンシングシステムへの応用に関する研究。

Architecture and circuit technologies for LSIs, which realize real-time motion-picture processing. Systems for flexible and intelligent information-processing based on reconfigurable logic-in-memory architecture approaches and its application to bio-sensing systems.



画像処理LSIチップとFPGAプロトタイプシステム
Image processing LSI chip and FPGA prototype system

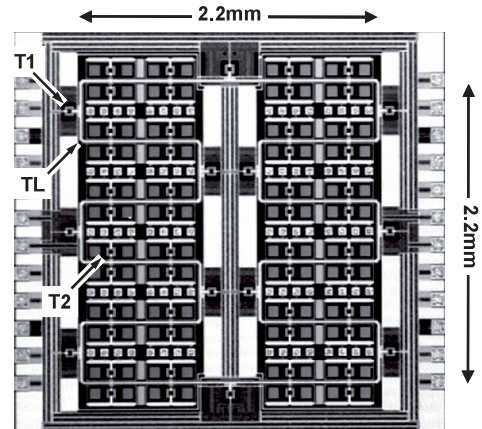


CMOS集積回路の設計
Design of CMOS Integrated Circuits

准教授 佐々木守(併任)
Assoc. Prof. M. Sasaki

CMOS集積回路の設計、特にアナログ回路、通信用回路、高速デジタル回路に関する研究を行っている。

Design of CMOS integrated circuit, particularly analog circuit, communication circuit and high-speed digital circuit is studied.



10GHzクロック分配網のテストチップ
Test chip of 10GHz clock distribution network

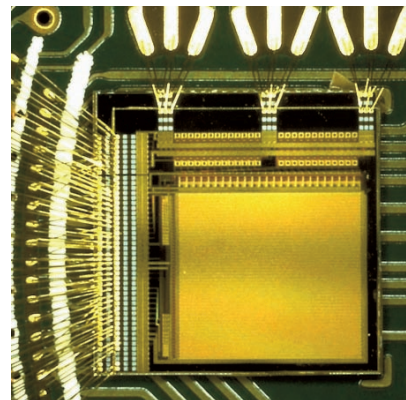


チップ積層バイオセンサの研究
Chip Stacking Biosensor

准教授 亀田成司(特任)
Assoc. Prof. S. Kameda

飲むバイオセンサを実現するために、バイオセンサの集積化、複数の集積回路チップを超小型に実装するチップ積層技術が要求される。フォトセンサを利用したバイオセンサ、無線インタコネクタを利用したチップ積層技術の開発を行っている。

For development of capsule bio-sensor, a bio-sensor integration and a chip stacking technology are required. The bio-sensors using photo sensor and the chip stacking technology using wireless interconnects have been developed.



無線インタコネクタを用いた画像処理システム
Visual processing system using wireless inter-connection

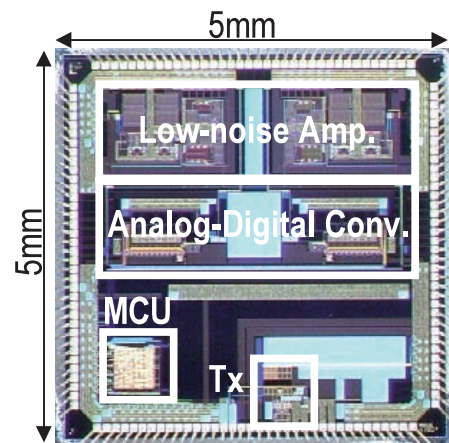


バイオセンサチップの研究
System Architecture and Circuit
Design of Bio-sensor Chips

助教 吉田 毅(併任)
Assist. Prof. T. Yoshida

神経細胞やバイオセンサの微小な出力信号を検出するバイオセンサチップのシステム構成および回路設計の研究を行っている。

System architecture and circuit design of bio-sensor chips are studied in order to observe a weak output signal from nerve cells and various bio-sensors.



試作したプロトタイプバイオセンサチップ
Chip micrograph of the prototype bio-sensing chip



ナノデバイス・バイオ融合科学研究所冬景色